

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

FROM 国特許庁

2003年 9月 2日(火) 16:12/管領16:08/文書番号4803238146 P 8

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-088687

(43)Date of publication of application : 16.03.2001

(51)Int.Cl.

H01L 29/861

(21)Application number : 11-244883

(71)Applicant : AGENCY OF IND SCIENCE &  
TECHNOL  
JAPAN SCIENCE & TECHNOLOGY  
CORP

(22)Date of filing : 31.08.1999

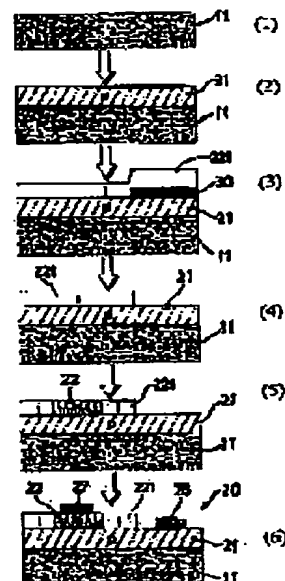
(72)Inventor : TAKEUCHI DAISUKE  
YAMANAKA SADANORI  
WATANABE KOSHI  
OGUSHI HIDEYO  
HASEGAWA MASATAKA  
OGURA MASAHICO  
KOBAYASHI NAOTO  
KAJIMURA KOJI

### (54) DIAMOND P-N JUNCTION DIODE AND ITS MANUFACTURE

#### (57)Abstract:

**PROBLEM TO BE SOLVED:** To realize a p-n junction by using ion implantation so as to use a diamond semiconductor as an electronic device.

**SOLUTION:** This diamond p-n junction body 20 is provided with a p-type diamond thin-film layer 21 formed on a substrate 11 and an n-type diamond thin-film layer 23 which is formed by forming a high-quality undoped diamond thin-film layer 22i on the p-type diamond thin-film layer 21 and giving impurities to the high-quality undoped thin-film layer 22i through ion implantation.



#### LEGAL STATUS

[Date of request for examination]

31.08.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

Received at: 3:20AM, 9/2/2003

FROM 国特審庁

2003年 9月 2日(火) 16:12/審16:08/文審号4803238146\_P 9

[Date of registration]

15.12.2000

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

FROM 福田特許事務所

2003年 9月 28(火) 16:12/登録16:08/文書番号4803238146 P 10

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-68687

(P2001-68687A)

(43) 公開日 平成13年3月16日 (2001.3.16)

(51) Int.Cl.

H01L 29/861

識別記号

F I

H01L 29/91

テマコード(参考)

F

審査請求 有 請求項の数 11 O L (全 12 頁)

(21) 出願番号 特願平11-244883  
 (22) 出願日 平成11年8月31日(1999.8.31)

(71) 出願人 000001144  
 工業技術院長  
 東京都千代田区蔵が関1丁目3番1号  
 (74) 上記1名の代理人 100081642  
 弁理士 福田 武通 (外3名)  
 (71) 出願人 396020800  
 科学技術振興事業団  
 埼玉県川口市木町4丁目1番8号  
 (74) 上記1名の代理人 100081642  
 弁理士 福田 武通 (外2名)  
 (72) 発明者 竹内 大輔  
 茨城県つくば市梅園1丁目1番4 工業技  
 術院電子技術総合研究所内

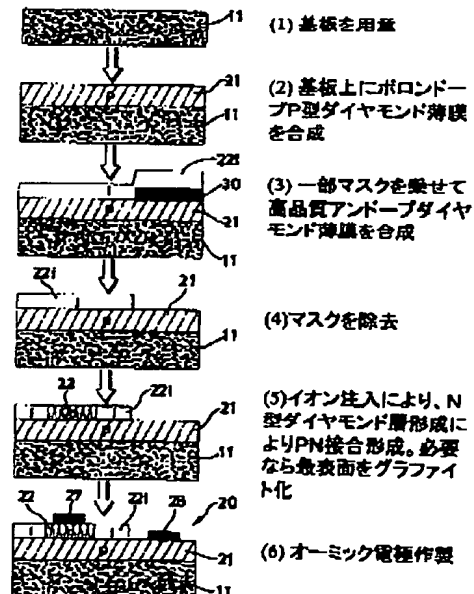
最終頁に続く

(54) 【発明の名称】 ダイヤモンド p n 接合ダイオードおよびその作製方法

(57) 【要約】

【課題】 イオン注入法を用いて p n 接合を実現し、ダイヤモンド半導体を電子デバイスとして活用できるようにする。

【解決手段】 この発明のダイヤモンド p n 接合体 20 は、基板 11 上に形成した p 型ダイヤモンド薄膜層 21 と、この p 型ダイヤモンド薄膜層 21 上に高品質アンドーブダイヤモンド薄膜層 22 を形成し、その高品質アンドーブダイヤモンド薄膜層 22 に不純物をイオン注入してなる n 型ダイヤモンド薄膜層 23 と、を備えることを特徴としている。



FROM 福田商事

2003年 9月 2日(火) 16:13/蓄積16:08/文書番号4803238146 P 11

(2)

特開2001-68887

## 【特許請求の範囲】

【請求項1】 基板上に形成したダイヤモンドp n接合ダイオードにおいて、

上記基板上に形成したp型ダイヤモンド薄膜層と、

上記p型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してなるn型ダイヤモンド薄膜層と、

を備えることを特徴とするダイヤモンドp n接合ダイオード。

【請求項2】 上記p型ダイヤモンド薄膜層は、基板上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をドーピングしてなる、請求項1に記載のダイヤモンドp n接合ダイオード。

【請求項3】 基板上に形成したダイヤモンドp n接合ダイオードにおいて、

上記基板上に形成したn型ダイヤモンド薄膜層と、

上記n型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してなるp型ダイヤモンド薄膜層と、

を備えることを特徴とするダイヤモンドp n接合ダイオード。

【請求項4】 上記n型ダイヤモンド薄膜層は、基板上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をドーピングしてなる、請求項3に記載のダイヤモンドp n接合ダイオード。

【請求項5】 上記基板をp型とするとともに、上記p型ダイヤモンド薄膜層の正孔濃度を基板の正孔濃度より低くした、請求項1または2に記載のダイヤモンドp n接合ダイオード。

【請求項6】 上記基板をn型とするとともに、上記n型ダイヤモンド薄膜層の電子濃度を基板の電子濃度より低くした、請求項3または4に記載のダイヤモンドp n接合ダイオード。

【請求項7】 上記高品質アンドーブダイヤモンド薄膜層は、膜厚を少なくとも200nm以上とした場合に室温で紫外光を発光する程度に高品質のものである、請求項1から6の何れかに記載のダイヤモンドp n接合ダイオード。

【請求項8】 上記p型ダイヤモンド薄膜層表面およびn型ダイヤモンド薄膜層表面が積層最表面となると、イオン注入によりその表面をグラファイト低抵抗層とし、このグラファイト低抵抗層上に電極を形成するようにした、請求項1から7の何れかに記載のダイヤモンドp n接合ダイオード。

【請求項9】 基板上にダイヤモンドp n接合ダイオードを形成するダイヤモンドp n接合ダイオード作製方法

において、

上記基板上にp型ダイヤモンド薄膜層を形成し、

上記p型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、

上記高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してn型ダイヤモンド薄膜層とし、ダイヤモンドp n接合ダイオードを形成する、

ことを特徴とするダイヤモンドp n接合ダイオード作製方法。

【請求項10】 基板上にダイヤモンドp n接合ダイオードを形成するダイヤモンドp n接合ダイオード作製方法において、

上記基板上にn型ダイヤモンド薄膜層を形成し、

上記n型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、

上記高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してp型ダイヤモンド薄膜層とし、ダイヤモンドp n接合ダイオードを形成する、

ことを特徴とするダイヤモンドp n接合ダイオード作製方法。

【請求項11】 上記高品質アンドーブダイヤモンド薄膜層は、膜厚を少なくとも200nm以上とした場合に室温で紫外光を発光する程度に高品質のものである、請求項9または10に記載のダイヤモンドp n接合ダイオード作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、基板上に形成したダイヤモンドp n接合ダイオードおよびその作製方法に関するものである。

【0002】

【従来の技術】 ダイヤモンドはワイドバンドギャップ半導体として優れた物理的・化学的性質を兼ね備えており、200℃以下でのみ使用可能なシリコン(Si)に対し、1000℃でも動作する可能性を有している。この優れた性質を有するダイヤモンドを電子デバイスへ応用する場合、基礎となるp型半導体およびn型半導体を作製し、ダイヤモンドp n接合ダイオードを作製することが基本となる。

【0003】

【発明が解決しようとする課題】 しかし、特にデバイス応用の観点から、イオン注入法を用いて電気伝導(p型、n型)を制御し、そのp型半導体およびn型半導体を接合する技術の開発が望まれているが、イオン注入法のこのような応用はシリコン(Si)と比較してほとんど実現の目処が立っていない。

【0004】 この発明は上記に鑑み提案されたもので、イオン注入法を用いてダイヤモンド半導体を電子デバイスとして活用できるようにする上で基本となるダイヤモンドp n接合ダイオードおよびその作製方法を提供する

FROM 福田商事

2003年 9月 2日(火) 16:13/登録16:08/文書番号4803238146 P 12

(3)

特開2001-68687

ことを目的とする。

【0005】

【課題を解決するための手段】上記目的を達成するために、請求項1に記載の発明は、基板上に形成したダイヤモンドp-n接合ダイオードにおいて、上記基板上に形成したp型ダイヤモンド薄膜層と、上記p型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してなるn型ダイヤモンド薄膜層と、を備えることを特徴としている。

【0006】また、請求項2に記載の発明は、上記した請求項1に記載の発明の構成に加えて、上記p型ダイヤモンド薄膜層は、基板上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をドーブしてなる、ことを特徴としている。

【0007】また、請求項3に記載の発明は、基板上に形成したダイヤモンドp-n接合ダイオードにおいて、上記基板上に形成したn型ダイヤモンド薄膜層と、上記n型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してなるp型ダイヤモンド薄膜層と、を備えることを特徴としている。

【0008】さらに、請求項4に記載の発明は、上記した請求項3に記載の発明の構成に加えて、上記n型ダイヤモンド薄膜層は、基板上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をドーブしてなる、ことを特徴としている。

【0009】請求項5に記載の発明は、上記した請求項1または2に記載の発明の構成に加えて、上記基板をp型とするとともに、上記p型ダイヤモンド薄膜層の正孔濃度を基板の正孔濃度より低くした、ことを特徴としている。

【0010】また、請求項6に記載の発明は、上記した請求項3または4に記載の発明の構成に加えて、上記基板をn型とするとともに、上記n型ダイヤモンド薄膜層の電子濃度を基板の電子濃度より低くした、ことを特徴としている。

【0011】また、請求項7に記載の発明は、上記した請求項1から6の何れかに記載の発明の構成に加えて、上記高品質アンドーブダイヤモンド薄膜層は、膜厚を少なくとも200nm以上とした場合に室温で紫外光を発光する程度に高品質のものである、ことを特徴としている。

【0012】また、請求項8に記載の発明は、上記した請求項1から7の何れかに記載の発明の構成に加えて、上記p型ダイヤモンド薄膜層表面およびn型ダイヤモンド薄膜層表面が積層最表面となるとき、イオン注入によりその表面をグラファイト低抵抗層とし、このグラファ

イト低抵抗層上に電極を形成するようにした、ことを特徴としている。

【0013】さらに、請求項9に記載の発明は、基板上にダイヤモンドp-n接合ダイオードを形成するダイヤモンドp-n接合ダイオード作製方法において、上記基板上にp型ダイヤモンド薄膜層を形成し、上記p型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、上記高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してn型ダイヤモンド薄膜層とし、ダイヤモンドp-n接合ダイオードを形成する、ことを特徴としている。

【0014】請求項10に記載の発明は、基板上にダイヤモンドp-n接合ダイオードを形成するダイヤモンドp-n接合ダイオード作製方法において、上記基板上にn型ダイヤモンド薄膜層を形成し、上記n型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、上記高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入してp型ダイヤモンド薄膜層とし、ダイヤモンドp-n接合ダイオードを形成する、ことを特徴としている。

【0015】また、請求項11に記載の発明は、上記した請求項9または10に記載の発明の構成に加えて、上記高品質アンドーブダイヤモンド薄膜層は、膜厚を少なくとも200nm以上とした場合に室温で紫外光を発光する程度に高品質のものである、ことを特徴としている。

【0016】

【発明の実施の形態】以下にこの発明の実施の形態を図面に基づいて詳細に説明する。

【0017】図1は本発明のダイヤモンドp-n接合ダイオードの製造に用いるマイクロ波プラズマCVD装置の構成を概略的に示す図である。図において、マイクロ波プラズマCVD装置100は、マイクロ波を基板11の法線方向から入射するエンドランテ型のものであり、マイクロ波源1は、2.45GHzのマイクロ波を発振し、最大出力が1.5kWで、出力は必要に応じて調整可能である。このマイクロ波源1の後段には、サーキュレータ2およびダミーロード3を設け、マイクロ波源1から出たマイクロ波のうち、反射して導波管12に戻ってきた反射波を水負荷として熱吸収し、反射波がマイクロ波源1の発振器に悪影響を及ぼすのを防止している。また、サーキュレータ2の後段にチューナ4を設け、導波管12のインピーダンスを3本の棒で調整することによって、マイクロ波の反射を抑え全入射電力をプラズマで消費できるようにしている。さらに、チューナ4の後段に、導波管12内に突き出たアンテナを持つアプリケーション5を設け、導波管12を進行してきたTE10モードのマイクロ波を同心円状のTM01モードに変換している。マイクロ波をTM01モードにすることで、円筒の反応容器13にマイクロ波が整合し、安定したプラズマ

(4)

特開2001-68687

が得られるようになる。

【0018】原料ガスは、炭素源であるメタンガスと水素ガスと必要に応じて供給される不純物ドーパ用ガスとの混合ガスであり、各ガスポンプ15、…から減圧弁（図示省略）およびマスフローコントローラ16、…を経て、ガス導入管6から反応容器13に導かれる。メタンガス側のマスフローコントローラ16には、0.5%以下の混合比（水素ガスに対するメタンガスの割合）を得るために精度の高いものを用いる。

【0019】なお、CVDダイヤモンド合成プロセス中は、プロセスポンプによる排気を行い、反応容器13内を極めて清浄な真空環境に保ってプラズマCVDによるダイヤモンド合成を進行させるようにしている。また、ターボポンプ7は予備排気において高真空を得るために使用し、ロータリポンプ17は合成中の排気に使用し、さらに、高周波加熱ヒータ10は基板11の温度制御に使用している。基板11は、試料交換扉14を開けて反応容器13の所定位置にセッティングされる。

【0020】上記のマイクロ波プラズマCVD装置において、メタンガス濃度を低濃度としてダイヤモンド薄膜層を作製し、その作製したダイヤモンド薄膜層の膜質評価をカソードルミネッセンス（CL）を用いて行った。

【0021】図2はメタンガス濃度を低濃度にして作製したダイヤモンド薄膜層の紫外光範囲でのCLスペクトルを示す図である。図において、(a)はメタンガス濃度を低濃度、例えば0.016%～2.0%として作製したダイヤモンド薄膜層のCLスペクトルであり、(b)はメタンガス濃度を通常の濃度（例えば6.0%）として作製したダイヤモンド薄膜層のCLスペクトルである。

【0022】(a)のダイヤモンド薄膜層において、波長235nmのCL強度が顕著に大きくなっているが、この波長235nmの発光はダイヤモンドの自由励起子再結合による5.27eVの紫外光発光である。すなわち、(a)のダイヤモンド薄膜層は、室温においてダイヤモンドに固有のバンド端発光を顕著に示している。一方、(b)のダイヤモンド薄膜層は、不純物や欠陥などが膜中に存在するため、バンドギャップ中に発光を妨げる再結合中心が現れ、バンド端発光は殆ど得られていない。この点を鑑みると、メタンガス濃度を低濃度として作製したダイヤモンド薄膜層は、極めて良質（高品質）の膜構成であることが分かる。このようなダイヤモンド薄膜からのバンド端発光は、液体窒素温度以下の低温では報告例があるが、室温においては我々のグループが初めて観測した。

【0023】なお、この実施形態で使用するダイヤモンド薄膜層は、上記のように室温で紫外光を発光する程度に高品質のものであるが、同じ高品質ダイヤモンド薄膜層であっても、膜厚が薄い、例えば膜厚が200nm以下のものであれば、室温での紫外光発光が観察されない

こともある。この実施形態では、そのような膜厚が薄いのがゆえに室温で紫外光が観察されないような、高品質のダイヤモンド薄膜層をも含めて使用する。

【0024】図3はこの発明のダイヤモンドpn接合ダイオードの製造プロセスの第1の例を示す図である。この発明のダイヤモンドpn接合ダイオード20は、上記したマイクロ波プラズマCVD装置100を用いて次の手順で製造される。なお、基板11上に形成される各ダイヤモンド薄膜層21および22は、いずれも反応容器13内を極めて清浄な真空環境に保って、低メタンガス濃度の下で合成され、膜厚を少なくとも200nm以上とした場合に室温で紫外光を発光する程度に高品質のものとなっている。

【0025】先ずステップ(1)で反応容器13に基板11をセッティングする。この基板11は、例えば高温高圧下で人工合成されたダイヤモンド1b(001)絶縁基板である。

【0026】次に、ステップ(2)で基板11上に、ボロン源としてトリメチルボロンを用い、CVD法によりボロンドープp型ダイヤモンド薄膜層21を合成する。

【0027】ステップ(3)では、p型ダイヤモンド薄膜層21上の一部にマスク30を乗せ、p型ダイヤモンド薄膜層21上およびマスク30上に高品質のアンドープダイヤモンド薄膜層22を合成する。

【0028】ステップ(4)では、マスク30を除去してその上のアンドープダイヤモンド薄膜層22を取り除き、その部分のp型ダイヤモンド薄膜層21を露出させる。

【0029】ステップ(5)では、反応容器13から基板11を取り出し、多重イオン注入により、アンドープダイヤモンド薄膜層22の周縁部分を残して中央部分に対して、p型ダイヤモンド薄膜層21との界面に到達する程度まで硫黄(S)を注入して、n型ダイヤモンド薄膜層22を形成する。このようにして、下層のp型ダイヤモンド薄膜層21との間でpn接合を形成し、基板11上にダイヤモンドpn接合ダイオード20を構成する。また、アルゴンイオンを40keVで $1 \times 10^{16} \text{ cm}^{-2}$ イオン注入して、n型ダイヤモンド薄膜層22の最表面から30nm程度をグラファイト化しグラファイト低抵抗層を形成する。

【0030】ステップ(6)では、n型ダイヤモンド薄膜層22の最表面に形成したグラファイト低抵抗層表面にTiからなる電極27を、また露出したp型ダイヤモンド薄膜層21の表面にTiからなる電極28を蒸着し、オーミック接触を得る。この電極27、28には、酸化防止および耐熱性向上のため、Pt、Au等によってカバー蒸着を行う。この電極27、28によって、電流は電極28、p型ダイヤモンド薄膜層21、n型ダイヤモンド薄膜層22、グラファイト低抵抗層および電極27の順に流れる。

(5)

特開2001-88687

【0031】上記構成のダイヤモンドpn接合ダイオード20のうち、p型ダイヤモンド薄膜層21の特性評価を図4を用いて、またn型ダイヤモンド薄膜層22の特性評価を図5を用いて、さらにダイヤモンドpn接合ダイオード20そのものの特性評価を図6および図7を用いて説明する。

【0032】図4は上記したp型ダイヤモンド薄膜層21と同一条件で作成したp型ダイヤモンド薄膜のホール測定の結果を示す図である。図に示すように、正孔濃度が $2 \times 10^{14} \text{ cm}^{-3}$ で抵抗率が $15 \Omega \text{ cm}$ のp型ダイヤモンド薄膜において、そのホール移動度は室温で $1800 \text{ cm}^2/\text{Vs}$ を超える値を、また $170 \text{ K}$ の低温で $3000 \text{ cm}^2/\text{Vs}$ を超える世界最高値をそれぞれ示した。これは、図2に示す励起予発光を伴う高品質ダイヤモンド薄膜にボロンをドーピングすることにより、高性能のp型ダイヤモンド薄膜層が得られたことを示している。

【0033】図5は上記したn型ダイヤモンド薄膜層22と同一の条件で作成したn型ダイヤモンド薄膜のコンダクタンス（抵抗率）とイオン注入量との関係を示す図である。この図から、窒素をアンドープダイヤモンド薄膜層22にイオン注入し、その注入量を増加させると、アンドープダイヤモンド薄膜層22は低抵抗化し、その導電性をイオン注入量によって制御できることがわかる。

【0034】図6はダイヤモンドpn接合ダイオード20の電流電圧特性を示す図である。図で電圧の符号が正の領域は、p側の電極28を正に、n側の電極27を負に保った状態であり、このときは順方向となって電流が流れた。また、図で電圧の符号が負の領域は、p側の電極28を負に、n側の電極27を正に保った状態であり、このときは逆方向となって電流は遮断された。すなわち、ダイヤモンドpn接合ダイオード20は、顕著な整流作用を示し、順方向では、ダイヤモンドのバルク抵抗で決まる電流値とほぼ一致した電流が流れてゲートが開いた状態となり、逆方向ではバルク抵抗よりも高い抵抗がpn接合に生じる空乏層によって形成されゲートが閉じた状態となった。合成CVDダイヤモンドとイオン注入法を用いて、このような顕著なpn接合整流特性を示したのは、世界初である。

【0035】図7はダイヤモンドpn接合ダイオード20の容量電圧特性を示す図である。図で電圧の符号が負の領域は、p側の電極28を負に、n側の電極27を正に保った状態であり、このときは逆方向となって、pn接合に生じる空乏層によって容量が得られている。逆方向電圧の絶対値が小さくなるにつれ、空乏層幅が小さくなり、容量が大きくなっていく。pn接合ダイオードが得られていることを直接示す世界初の例である。

【0036】上記した第1の例における製造プロセスによるダイヤモンドpn接合ダイオード20は、電極28

を基板を介してでなくp型ダイヤモンド薄膜層21上に直接的に形成するので、電気的な接触を良好に保つことができるようになる。また、電極27をグラファイト低抵抗層上に形成するようにしたので、電極27とのオーミック接触を良好に保つことができる。また、基板11上の積層体表面側に電極27、28を形成し、基板11の裏面側には電極を設けないので、基板11に導電性のものを用いる必要はなく、基板11としては、基板上に積層させるダイヤモンド薄膜層との整合性が最適なものをより広い範囲から選択できるようになる。また、n型ダイヤモンド薄膜層22の周縁部分にアンドープダイヤモンド薄膜層22iを残存させるので、pn接合界面が外周面に臨むようなことはなく、したがって、電極27、28間に通電させた場合の接合界面からの電流漏洩をアンドープダイヤモンド薄膜層22iで確実に防止することができ、それだけ電気効率を向上させることができる。さらに、電極を配置する際の制約がなくなり、設計上の自由度を上げることができ、電子デバイスとしての最適設計を行うことができる。

【0037】上記の説明では、p型ダイヤモンド薄膜層21の表面に直接的に電極28を形成するようにしたが、n型ダイヤモンド薄膜層22の場合と同様に、このp型ダイヤモンド薄膜層21の表面をグラファイト低抵抗層とし、そのグラファイト低抵抗層上に電極28を形成するようにしてもよい。このようにすることで、電極28とのより良好なオーミック接触を実現することができる。

【0038】図8はこの発明のダイヤモンドpn接合ダイオードの製造プロセスの第2の例を示す図である。この第2の例における製造プロセスのうち、ステップ(1)、ステップ(12)は上記した第1の例のステップ(1)、ステップ(2)と同じであり、ここでは、ステップ(13)以降を説明する。

【0039】ステップ(13)では、p型ダイヤモンド薄膜層21上の全面にアンドープダイヤモンド薄膜層22iを合成する。

【0040】ステップ(14)では、アンドープダイヤモンド薄膜層22iへの窒素イオンの注入をアンドープダイヤモンド薄膜層22iの周縁部分を残し、かつ中央より一端寄りに対して行い、その部分のみをn型ダイヤモンド薄膜層22とし、下層のp型ダイヤモンド薄膜層21との間でpn接合を形成する。また、この窒素イオン注入によって、n型ダイヤモンド薄膜層22の最表面に適度のオーミック性が保持される。

【0041】ステップ(15)では、残存しているアンドープダイヤモンド薄膜層22iのうち、中央より他端寄りに対して、炭素、窒素、アルゴン、ゼノン等をイオン注入してそのアンドープダイヤモンド薄膜層22iをグラファイト低抵抗層26とし、下層のp型ダイヤモンド薄膜層21との間でのオーミック接触を確保する。



FROM 福田事務所

2003年 9月 2日(火) 16:14/登録16:08/文書番号4803238146 P 15

(6)

特開2001-68687

【0042】ステップ(16)では、 $n$ 型ダイヤモンド薄膜層22およびグラファイト低抵抗層26の各表面にTiからなる電極27、28を蒸着し、オーミック接触を得る。この電極27、28によって、電流は電極28、グラファイト低抵抗層26、 $p$ 型ダイヤモンド薄膜層21、 $n$ 型ダイヤモンド薄膜層22および電極27の順に流れる。

【0043】この第2の例における製造プロセスでは、上記の第1の例の場合と同様に、電極28を基板を介してでなく、 $p$ 型ダイヤモンド薄膜層21上に形成するので、電気的な接触を良好に保つことができるようになる。また、電極28をグラファイト低抵抗層26上に形成するようにしたので、電極28とのオーミック接触をより一層良好に保つことができる。また、基板11上の積層体表面側に電極27、28を形成し、基板11の裏面側には電極を設けないので、基板11に導電性のものを用いる必要はなく、基板11としては、基板上に積層させるダイヤモンド薄膜層との整合性が最適なものをより広い範囲から選択できるようになる。また、 $n$ 型ダイヤモンド薄膜層22の周縁部分にアンドープダイヤモンド薄膜層22iを残存させるので、 $pn$ 接合界面が外周面に臨むようなことはなく、したがって、電極27、28間に通電させた場合の接合界面からの電流漏洩をアンドープダイヤモンド薄膜層22iで確実に防止することができ、それだけ電気効率を向上させることができる。さらに、電極を配置する際の制約が無くなり、設計上の自由度を上げることができ、電子デバイスとしての最適設計を行うことができる。

【0044】図9はこの発明のダイヤモンド $pn$ 接合ダイオードの製造プロセスの第3の例を示す図である。この第3の例における製造プロセスのうち、ステップ(21)～ステップ(23)は上記した第2の例のステップ(11)～ステップ(13)と同じであり、ここでは、ステップ(24)以降を説明する。なお、上記した第1および第2の例では、基板11として絶縁性のものを使用したが、第3～第5の例では、ボロンを高濃度にドーブした $p$ 型の導電性基板を使用し、この導電性基板の裏面にも一電極を設けて、両側に電極を持つサンドイッチ型の $pn$ 接合ダイオードを作製している。

【0045】ステップ(24)では、イオン注入法により、アンドープダイヤモンド薄膜層22iに $p$ 型ダイヤモンド薄膜層21との界面に到達する程度まで多重イオン注入により硫黄(S)を注入して、 $n$ 型ダイヤモンド薄膜層22を形成し、基板11上にダイヤモンド $pn$ 接合体20を構成する。なお、この段階では $n$ 型ダイヤモンド薄膜層22の表面側にはアンドープダイヤモンド薄膜層22iが絶縁層として薄く残存している。

【0046】ステップ(25)では、表面側に薄く残存するアンドープダイヤモンド薄膜層22iに炭素、硫黄、アルゴン、ゼノン等を注入してその薄い層をグラフ

ァイト低抵抗層23とし、 $n$ 型ダイヤモンド薄膜層22との間でのオーミック接触を確保する。

【0047】ステップ(26)では、基板11の裏面およびグラファイト低抵抗層23の表面にそれぞれチタン(Ti)からなる電極24、25を蒸着し、オーミック接触を得る。

【0048】図10はこの発明のダイヤモンド $pn$ 接合ダイオードの製造プロセスの第4の例を示す図である。この第4の例における製造プロセスのうち、ステップ(31)～ステップ(33)は上記した第2の例のステップ(11)～ステップ(13)と同じであり、ここでは、ステップ(34)以降を説明する。

【0049】ステップ(34)では、アンドープダイヤモンド薄膜層22iへの硫黄イオンの注入をアンドープダイヤモンド薄膜層22iの最表面まで行う。この最表面までのイオン注入は、原理的には加速電圧を低く抑えることによって達成することができ、この硫黄イオン注入によって、アンドープダイヤモンド薄膜層22iの全体が $n$ 型ダイヤモンド薄膜層22となり、下層の $p$ 型ダイヤモンド薄膜層21との間で $pn$ 接合を形成する。また、最表面に適度のオーミック性が保持される。

【0050】ステップ(35)では、第3の例の場合と同様に、基板11の裏面および $n$ 型ダイヤモンド薄膜層22の表面にそれぞれTiからなる電極24、25を蒸着し、オーミック接触を得る。

【0051】上記のように、第4の例における製造プロセスでは、第3の例における製造プロセスに比べて、炭素、硫黄、アルゴン、ゼノン等の注入によるグラファイト低抵抗層形成(第3の例でのステップ(25))の工程を省略できるので、製造工程を簡単なものとすることができる。

【0052】図11はこの発明のダイヤモンド $pn$ 接合ダイオードの製造プロセスの第5の例を示す図である。この第5の例における製造プロセスのうち、ステップ(41)～ステップ(43)は上記した第2の例のステップ(11)～ステップ(13)と同じであり、ここでは、ステップ(44)以降を説明する。

【0053】ステップ(44)では、アンドープダイヤモンド薄膜層22iへの硫黄イオンの注入をアンドープダイヤモンド薄膜層22iの周縁部分を残して、中央部分に対して行い、中央部分を $n$ 型ダイヤモンド薄膜層22とし、下層の $p$ 型ダイヤモンド薄膜層21との間で $pn$ 接合を形成する。また周縁部分にアンドープダイヤモンド薄膜層22iを残存させる。なお、 $n$ 型ダイヤモンド薄膜層22の最表面は適度のオーミック性を保持している。

【0054】ステップ(45)では、基板11の裏面および $n$ 型ダイヤモンド薄膜層22の表面にそれぞれTiからなる電極24、25を蒸着し、オーミック接触を得る。

(7)

特開2001-68687

【0055】上記のように、第5の例における製造プロセスでは、上記した第1および第2の例の場合と同様に、 $n$ 型ダイヤモンド薄膜層22の周縁部分にアンドーブダイヤモンド薄膜層221を残存させるので、 $pn$ 接合界面が外周面に臨むようなことはなく、したがって、電極24、25間に通電させた場合の接合界面からの電流漏洩をアンドーブダイヤモンド薄膜層221で確実に防止することができ、それだけ電気効率を向上させることができる。

【0056】なお、上記した第3～第5の例における製造プロセスでは、基板11として、ボロンを高濃度にドーピングした $p$ 型基板を用いたが、この場合、基板11上に形成する $p$ 型ダイヤモンド薄膜層21の正孔濃度は、基板11の正孔濃度より低く設定し、基板側の電極24からグラファイト低抵抗層23側の電極25までの通電を速やかに行わせるようにした。

【0057】上記した第2～第5の例の製造プロセスに従って形成したダイヤモンド $pn$ 接合ダイオード20の電極間に通電して電流電圧特性および容量電圧特性を測定した結果、第2～第5の例のダイヤモンド $pn$ 接合ダイオード20においても、 $pn$ 接合が確実に形成されていることを確認できた。

【0058】以上述べたように、この発明のダイヤモンド $pn$ 接合ダイオード20およびその作製方法によれば、高品質アンドーブダイヤモンド薄膜層211に不純物をイオン注入することで、従来ほとんど実現の目処が立っていなかったイオン注入によるダイヤモンドの電気伝導制御を確実なものとすることができ、この電気伝導制御によって $p$ 型、 $n$ 型の顕著な特性を示すようになったダイヤモンド薄膜層を接合させるようにしたので、従来実現していなかったダイヤモンド $pn$ 接合ダイオード20を確実に製造することができる。したがって、この発明は、今後ダイヤモンドが電子デバイスとして広く活用されていく重要な一歩となる。

【0059】すなわち、ダイヤモンドの $pn$ 接合は、ワイドバンドギャップ半導体の究極の性質を示すものであり、このダイヤモンド $pn$ 接合ダイオード20は、高温、放射線、高電圧、高周波等の、従来の $Si$ 等の半導体材料では材料自身の耐性が持てない厳しい環境下においても、安定に動作する電子デバイスの基礎部品として用いることが大いに期待される。例えば宇宙空間で動作する電子デバイス、原子炉内センサ、強力発振器等への応用が期待される。また、 $pn$ 接合は光素子の基本形としても利用でき、このダイヤモンド $pn$ 接合ダイオードは、特に紫外光の発光素子として、あるいは紫外光以下の短波長光（ $X$ 線、放射線）の受光素子としても活用可能である。

【0060】なお、上記の第1の例～第5の例の各製造プロセスでは、基板11上の $p$ 型ダイヤモンド薄膜層21を、CVD法を用いて気相合成中のガスフェーズの下

で不純物をドーピングすることで形成するようにしたが、この $p$ 型ダイヤモンド薄膜層21を、先ず基板11上に高品質なアンドーブダイヤモンド薄膜層を形成し、そのアンドーブダイヤモンド薄膜層に不純物をイオン注入して形成するように構成してもよい。

【0061】また、上記の第1の例～第5の例の各製造プロセスでは、基板11上に $p$ 型ダイヤモンド薄膜層21を形成し、その $p$ 型ダイヤモンド薄膜層21上に $n$ 型ダイヤモンド薄膜層22を形成するように構成したが、これを逆転させて、基板上に先ず $n$ 型ダイヤモンド薄膜層を形成し、その $n$ 型ダイヤモンド薄膜層上に高品質アンドーブダイヤモンド薄膜層を形成し、その高品質アンドーブダイヤモンド薄膜層に不純物をイオン注入して $p$ 型ダイヤモンド薄膜層とする構成であってもよい。この場合の下層側の $n$ 型ダイヤモンド薄膜層は、CVD法を用いて不純物をドーピングすることで形成してもよいし、あるいは基板上に高品質なアンドーブダイヤモンド薄膜層を形成し、そのアンドーブダイヤモンド薄膜層に不純物をイオン注入して $n$ 型としてもよい。

【0062】また、上記のように、基板上に先ず $n$ 型ダイヤモンド薄膜層を形成する場合は、基板として $n$ 型の基板を用いるようにし、その基板上に形成する $n$ 型ダイヤモンド薄膜層の電子濃度を、基板の電子濃度より低くなるように設定する。このように電子濃度に高低をつけることで、表層側の電極から基板側の電極までの通電が速やかに行われるようになる。ただし、上記した第1および第2の例における製造プロセスの場合のように、表層側にのみ電極を設けるときは、基板の電気伝導や、基板と基板上の $n$ 型ダイヤモンド薄膜層との電子濃度に関しては、特に配慮する必要はなくなる。

【0063】また、 $p$ 型ダイヤモンド薄膜層21、 $n$ 型ダイヤモンド薄膜層22上にグラファイト低抵抗層を介して電極を設ける場合、その薄膜層21、22は製法による制約を受けることはなく、例えばCVD法を用いて不純物をドーピングすることで形成した薄膜層であってもよいし、基板上に高品質なアンドーブダイヤモンド薄膜層を形成し、そのアンドーブダイヤモンド薄膜層に不純物をイオン注入することで形成した薄膜層であってもよい。

【0064】さらに、上記の説明では、硫黄（ $VI$ 族）を不純物元素としてイオン注入することで $n$ 型ダイヤモンド薄膜層を作製するようにしたが、 $n$ 型とする場合は、他に硼（ $V$ 族）、リチウム（ $I$ 族）、ナトリウム（ $I$ 族）、臭素（ $VII$ 族）、ヨウ素（ $VII$ 族）等を不純物元素とすればよく、また、イオン注入により $p$ 型とする場合は、ホウ素（ $III$ 族）やシリコン（ $IV$ 族）等を不純物元素とすればよく、ほぼすべてのグループ（族）の元素を不純物元素として用いることで、その不純物元素に応じた電気伝導に制御可能となる。また、不純物元素は1種類に限定する必要はなく、2種類以上

FROM 福田商事

2003年 9月 2日(火) 16:15/登録16:08/文書番号4803238146 P 17

(8)

特開2001-68687

を注入するようにしてもよい。

【0065】

【発明の効果】以上説明したように、この発明のダイヤモンドpn接合ダイオードおよびその作製方法によれば、高品質アンドープダイヤモンド薄膜層に不純物をイオン注入することで、従来ほとんど実現の目処が立っていなかったイオン注入によるダイヤモンドの電気伝導制御を確実なものとして行うことができ、この電気伝導制御によってp型、n型の顕著な特性を示すようになったダイヤモンド薄膜層を接合させるようにしたので、従来実現していなかったダイヤモンドpn接合ダイオードを確実に製造することができる。したがって、ダイヤモンドが電子デバイスとして今後広く活用されていく重要な一歩とすることができた。

【0066】すなわち、ダイヤモンドのpn接合は、ワイドバンドギャップ半導体の究極の性質を示すものであり、このダイヤモンドpn接合ダイオードは、高温、放射線、高電圧、高周波等の、従来のSi等の半導体材料では材料自身の耐性が持てない厳しい環境下においても、安定に動作する電子デバイスの基礎部品として用いることが大いに期待される。例えば宇宙空間で動作する電子デバイス、原子炉内センサ、強力発振器等への応用が期待される。また、pn接合は光素子の基本形としても利用でき、このダイヤモンドpn接合ダイオードは、特に紫外光の発光素子として、あるいは紫外光以下の短波長光(X線、放射線)の受光素子としても活用可能である。

【図面の簡単な説明】

【図1】本発明のダイヤモンドpn接合ダイオードの製造に用いるマイクロ波プラズマCVD装置の構成を概略的に示す図である。

【図2】メタンガス濃度を低濃度にして作製したダイヤモンド薄膜層の紫外光範囲でのCLスペクトルを示す図である。

【図3】この発明のダイヤモンドpn接合ダイオードの製造プロセスの第1の例を示す図である。

【図4】第1の例でのp型ダイヤモンド薄膜層と同一条件で作成したp型ダイヤモンド薄膜のホール測定の結果を示す図である。

【図5】第1の例でのn型ダイヤモンド薄膜層と同一条件で作成したn型ダイヤモンド薄膜の抵抗率とイオン注入量との関係を示す図である。

【図6】第1の例の製造プロセスに従って製造したダイヤモンドpn接合ダイオードの電流電圧特性を示す図である。

【図7】第1の例の製造プロセスに従って製造したダイヤモンドpn接合ダイオードの容量電圧特性を示す図である。

【図8】この発明のダイヤモンドpn接合ダイオードの製造プロセスの第2の例を示す図である。

【図9】この発明のダイヤモンドpn接合ダイオードの製造プロセスの第3の例を示す図である。

【図10】この発明のダイヤモンドpn接合ダイオードの製造プロセスの第4の例を示す図である。

【図11】この発明のダイヤモンドpn接合ダイオードの製造プロセスの第5の例を示す図である。

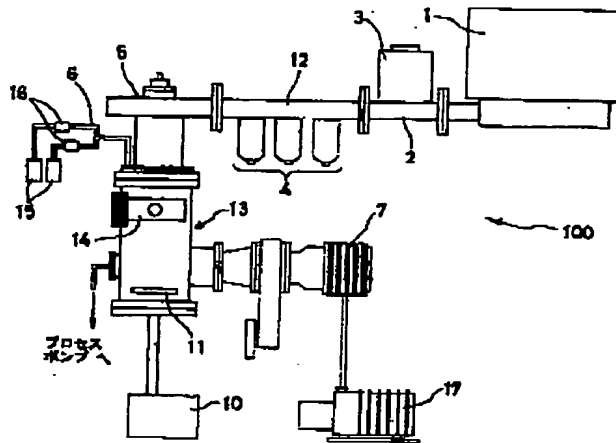
【符号の説明】

- 1 マイクロ波源
- 2 サーキュレータ
- 3 ダミーロード
- 4 テューナ
- 5 アプリケータ
- 6 ガス導入管
- 7 ターボポンプ
- 10 高周波加熱ヒータ
- 11 基板
- 12 導波管
- 13 反応容器
- 14 試料交換扉
- 15 ガスポンプ
- 16 マスフローコントローラ
- 17 ロータリポンプ
- 20 ダイヤモンドpn接合ダイオード
- 21 p型ダイヤモンド薄膜層
- 22 n型ダイヤモンド薄膜層
- 22i アンドープダイヤモンド薄膜層
- 23 グラファイト低抵抗層
- 24 電極
- 25 電極
- 26 グラファイト低抵抗層
- 27 電極
- 28 電極
- 100 マイクロ波プラズマCVD装置

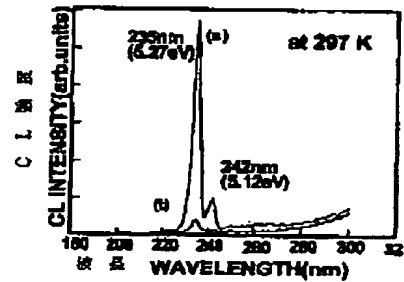
(9)

特開2001-6868 /

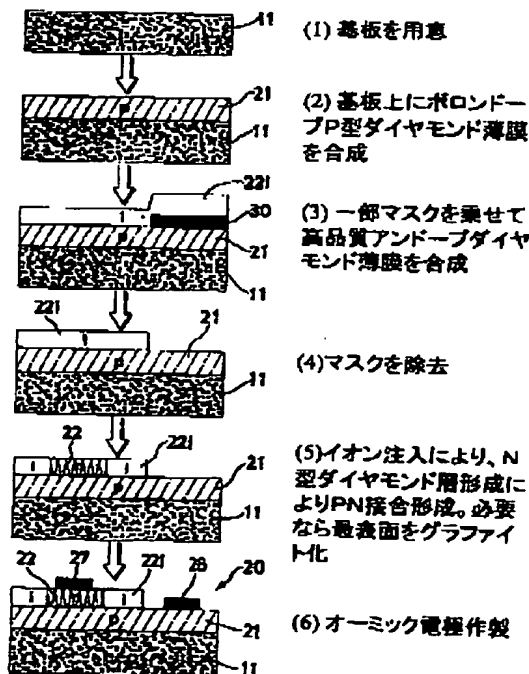
【図1】



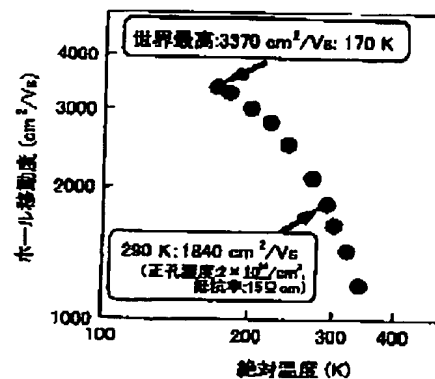
【図2】



【図3】



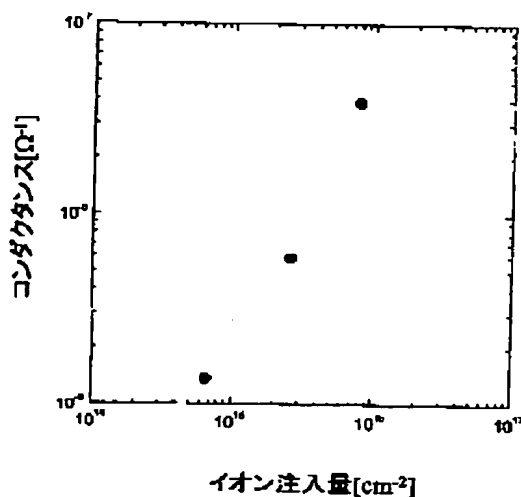
【図4】



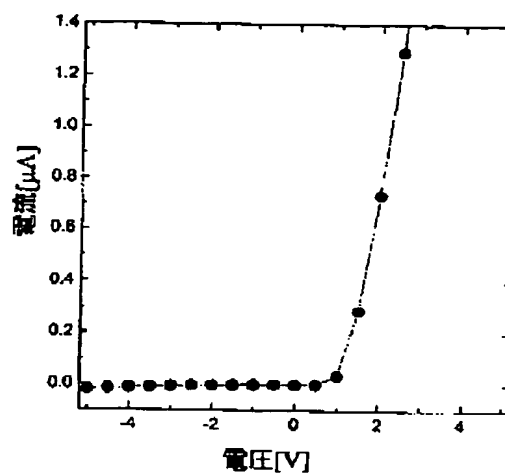
(10)

特開2001-68687

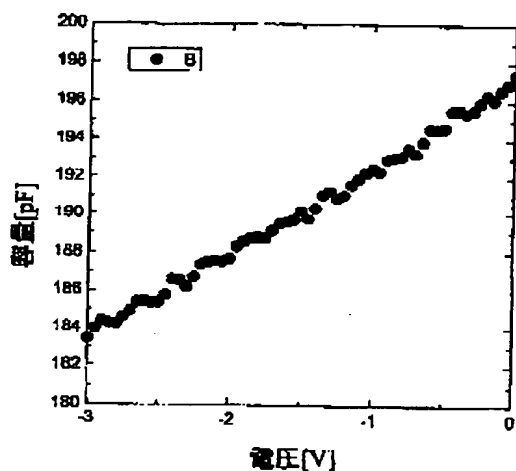
【図5】



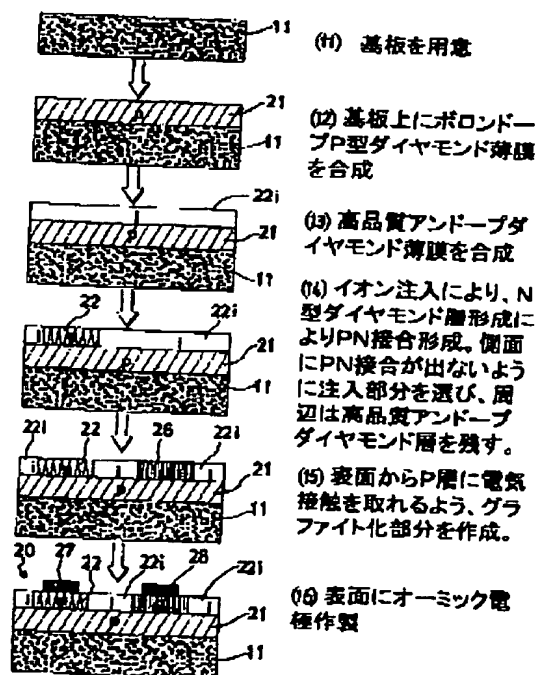
【図6】



【図7】



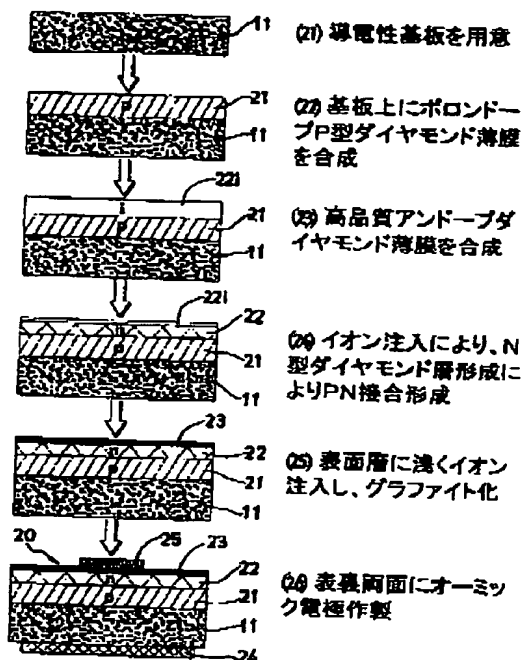
【図8】



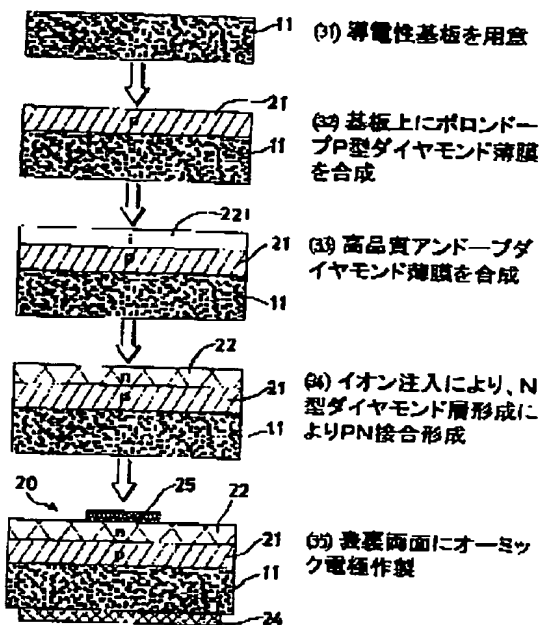
(11)

特開2001-68687

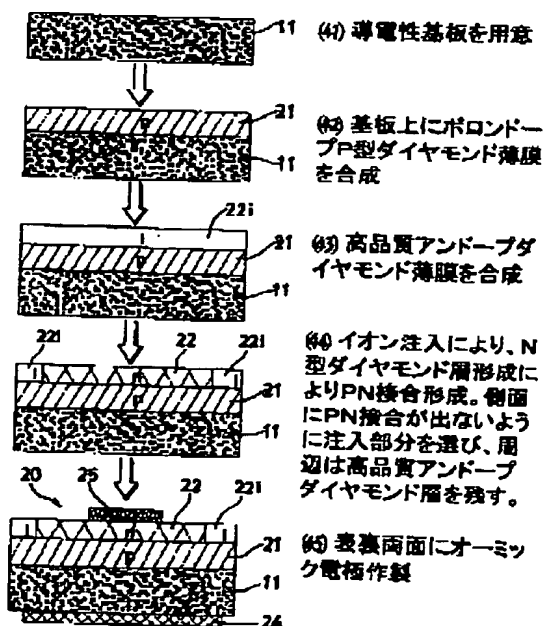
【図9】



【図10】



【図11】



FROM 福岡特許事務所

2003年 9月 2日(火) 16:17/蓄積16:08/文書番号4803238146 P 21

(12)

特開2001-68687

## 【手続補正書】

【提出日】平成12年5月8日(2000. 5. 8)

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項7

【補正方法】変更

## 【補正内容】

【請求項7】 上記高品質アンドープダイヤモンド薄膜層は、膜厚を少なくとも200nm以上とした場合に電子ビーム励起により室温で紫外光を発光する程度に高品質のものである、請求項1から6の何れかに記載のダイヤモンドpn接合ダイオード。

## 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】請求項11

【補正方法】変更

## 【補正内容】

【請求項11】 上記高品質アンドープダイヤモンド薄膜層は、膜厚を少なくとも200nm以上とした場合に電子ビーム励起により室温で紫外光を発光する程度に高品質のものである、請求項9または10に記載のダイヤモンドpn接合ダイオード作製方法。

## 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

## 【補正内容】

【0011】また、請求項7に記載の発明は、上記した請求項1から6の何れかに記載の発明の構成に加えて、上記高品質アンドープダイヤモンド薄膜層は、膜厚を少

なくとも200nm以上とした場合に電子ビーム励起により室温で紫外光を発光する程度に高品質のものである、ことを特徴としている。

## 【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

## 【補正内容】

【0015】また、請求項11に記載の発明は、上記した請求項9または10に記載の発明の構成に加えて、上記高品質アンドープダイヤモンド薄膜層は、膜厚を少なくとも200nm以上とした場合に電子ビーム励起により室温で紫外光を発光する程度に高品質のものである、ことを特徴としている。

## 【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

## 【補正内容】

【0021】図2はメタンガス濃度を低濃度にして作製したダイヤモンド薄膜層の紫外光範囲でのCLスペクトル、すなわちダイヤモンド薄膜層に電子ビームを照射し励起させたときの発光強度を示す図である。図において、(a)はメタンガス濃度を低濃度、例えば0.016%~2.0%として作製したダイヤモンド薄膜層のCLスペクトルであり、(b)はメタンガス濃度を通常の濃度(例えば6.0%)として作製したダイヤモンド薄膜層のCLスペクトルである。

フロントページの続き

- (72)発明者 山中 貞則  
茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内
- (72)発明者 渡辺 幸志  
茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内
- (72)発明者 大串 秀世  
茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内

- (72)発明者 長谷川 雅孝  
茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内
- (72)発明者 小倉 政彦  
茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内
- (72)発明者 小林 直人  
茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内
- (72)発明者 堀村 皓二  
茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内



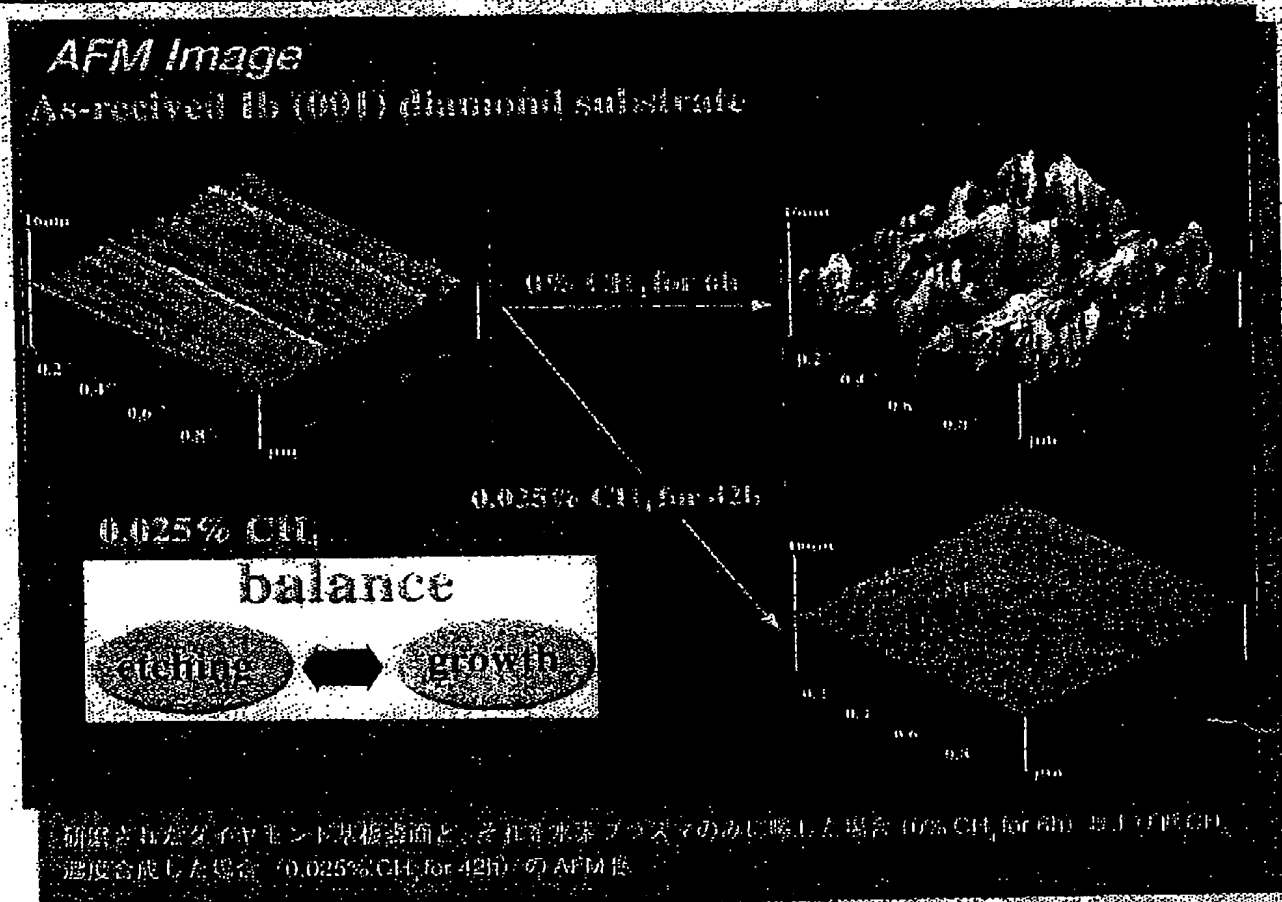
1999.3

ISSN 0011-848X

# 電総研ニュース

<http://www.etl.go.jp/japan-info/news/sjk/news/index.html>

1999年5月 500号



- パーティクルフリー BSCCO 超伝導薄膜作製に成功
- ダイヤモンド薄膜のキャリア移動度で世界最高
- 受賞、技術交流、その他